

Stavové zpracování paketů v jazyce P4

Autor: Pavel Kohout

Email: xkohou15@stud.fit.vutbr.cz

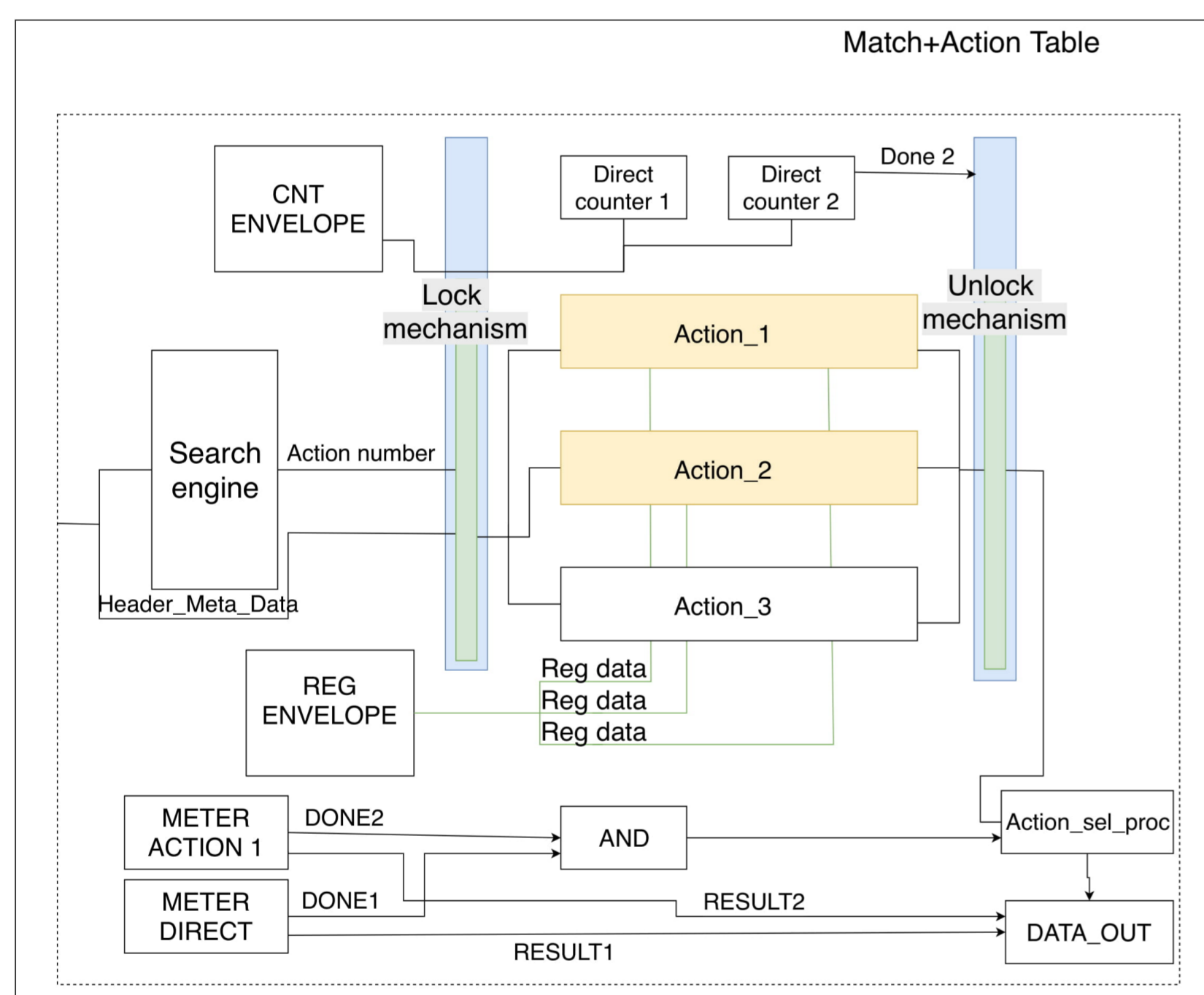
Vedoucí: doc. Ing. Jan Kořenek, Phd.

Motivace

- Sběr statistik je klíčová operace pro monitorování počítačových sítí
- Pro efektivní správu síťové infrastruktury je zapotřebí mít možnost modifikovat funkcionalitu síťových zařízení

P4 a stavové zpracování

- P4 je vysokoúrovňový jazyk pro programování protokolově nezávislých procesorů
- Nezávislost na cílové technologii: procesor, síťový procesor, FPGA
- Možnost volně definovat zpracování paketů síťovými zařízeními
- Stavové paměti: registry, čítače a měřiče



Implementace stavových pamětí

- Cílovou platformou byla zvolena technologie FPGA, konkrétněji síťová karta **COMBO-100G2Q** osazena FPGA čipem **Virtex-7 H580T**
- V rámci práce byly provedeny návrh, implementace a testování modulů rozšiřující existující bezstavovou implementaci překladače jazyka P4 do VHDL o stavové paměti registrů a čítačů
- Zajištění atomického vykonávání operací pracujících se stavovými prvky byl implementován **mechanismus zámku**

Výsledky

- Zařízení je schopné realizovat sběr statistik na rychlosti **100 Gb/s** při omezení kombinací použití stavových pamětí

$$Thr = \frac{f}{\max(L_1, L_2, L_3, \dots, L_n) + Cnt_{dir} + 1}$$

